

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-166005

(43) Date of publication of application : 22.06.2001

(51)Int.Cl.

G01R 31/28

G01R 15/08

G01R 31/26

G05F 1/10

(21)Application number : 11-348137

(71)Applicant : HITACHI ELECTRONICS ENG CO LTD

(22)Date of filing : 07.12.1999

(72)Inventor : ISHIDA ATSUHIKO

KUTSUNO TAKAO

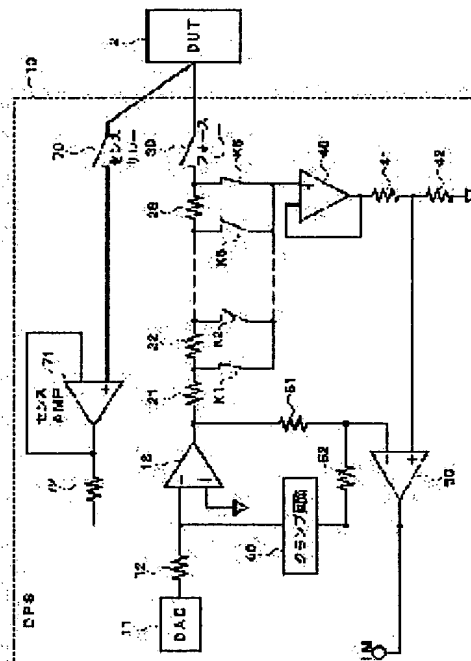
IKEDA HIROSHI

(54) POWER SUPPLY UNIT OF DEVICE FOR SEMICONDUCTOR TESTING EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To measure a minute current almost as fast as in the large current range without lowering measurement accuracy.

SOLUTION: When carrying out a voltage-impressed current measuring function test to measure the current of a device 2 to be measured by impressing voltage on the device 2 to be measured, the current is measured after a means of relay K1 for the maximum current range and a means of relay (either one of K2-K6) for the measuring current range are both switched on, and the means of relay for the maximum current range K1 is switched off right after applying the voltage.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-166005

(P 2 0 0 1 - 1 6 6 0 0 5 A)

(43) 公開日 平成13年6月22日(2001.6.22)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
G01R 31/28		G01R 31/26	G 2G003
15/08		G05F 1/10	B 2G025
31/26		G01R 31/28	H 2G032
G05F 1/10	301	15/08	Z 5H410

審査請求 未請求 請求項の数 1 O L (全5頁)

(21) 出願番号 特願平11-348137

(22) 出願日 平成11年12月7日(1999.12.7)

(71) 出願人 000233480

日立電子エンジニアリング株式会社
東京都渋谷区東3丁目16番3号

(72) 発明者 石田 敦彦

東京都渋谷区東3丁目16番3号 日立電子
エンジニアリング株式会社内

(72) 発明者 久津野 孝夫

東京都渋谷区東3丁目16番3号 日立電子
エンジニアリング株式会社内

(74) 代理人 100114166

弁理士 高橋 浩三

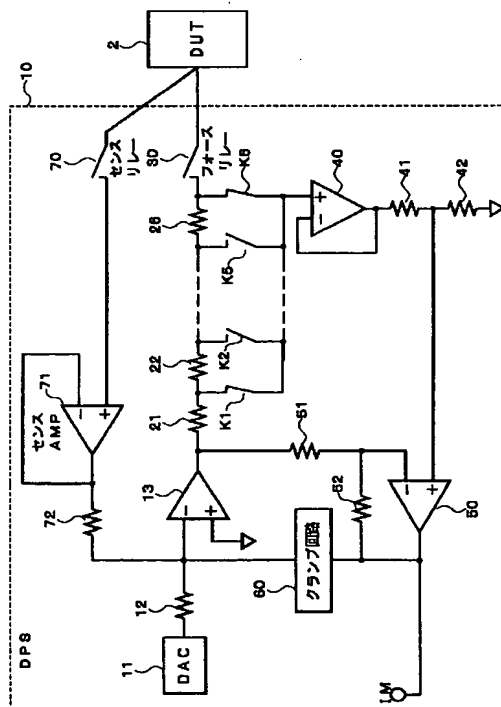
最終頁に続く

(54) 【発明の名称】 半導体試験装置のデバイス用電源装置

(57) 【要約】

【課題】 測定精度を低下させることなく大電流レンジで測定したのと同じくらいの速さで微小電流の測定を行えるようにする。

【解決手段】 被測定デバイス(2)に電圧を印加して被測定デバイス(2)の電流を測定する電圧印加電流測定機能試験を行う場合に、最大電流レンジ用リレー手段(K1)と測定電流レンジ用リレー手段(K2~K6のいずれか一つ)との両方をオン状態にし、電圧印加直後に最大電流レンジ用リレー手段(K1)をオフ状態にしてから電流の測定を行う。



【特許請求の範囲】

【請求項1】 被測定デバイスに電圧を印加して被測定デバイスの電流を測定する電圧印加電流測定機能を備えた半導体試験装置のデバイス用電源装置において、最大電流レンジ設定手段及び測定電流レンジ設定手段の両方をオン状態にし、前記電圧印加直後に前記最大電流レンジ設定手段をオフ状態にして前記電流の測定を行うようにしたことを特徴とする半導体試験装置のデバイス用電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体集積回路の電気的特性を試験する半導体試験装置に用いられるデバイス用電源装置に係り、特に電圧印加電流測定に要する時間を改善した半導体試験装置のデバイス用電源装置に関する。

【0002】

【従来の技術】性能や品質の保証された半導体集積回路（ICデバイス）を最終製品として出荷するためには、製造部門、検査部門の各工程で半導体集積回路の全部又は一部を抜き取り、その電気的特性を検査する必要がある。半導体試験装置はこの半導体集積回路の電気的特性を検査する装置である。半導体試験装置は、被測定半導体デバイスに所定の試験用パターンデータを与え、それによる被測定半導体デバイスの出力データを読み取り、被測定半導体デバイスの基本的動作及び機能に問題が無いかどうかを被測定半導体デバイスの出力データから不良情報を解析し、電気的特性を検査している。

【0003】半導体試験装置における試験は直流試験（DC測定試験）とファンクション試験（FC測定試験）に大別される。直流試験は被測定半導体デバイスの入出力端子にDC測定手段から所定の電圧又は電流を印加することにより、被測定半導体デバイスの基本的動作に不良が無いかどうかを検査するものである。この直流試験には、被測定半導体デバイスに電圧を印加してその消費電流を測定する電圧印加電流測定機能試験（VFIM）と、被測定半導体デバイスに電流を印加してその出力電圧を測定する電流印加電圧測定機能試験（IFVM）とがある。半導体試験装置のデバイス用電源装置は、通常これら2つの試験をモード切替手段によって切替えて行う。ファンクション試験は被測定半導体デバイスの入力端子にパターン発生手段から所定の試験用パターンデータを与え、それによる被測定半導体デバイスの出力データを読み取り、被測定半導体デバイスの基本的動作及び機能に問題が無いかどうかを検査するものである。すなわち、ファンクション試験は、アドレス、データ、書込みイネーブル信号、チップセレクト信号などの被測定半導体デバイスの各入力信号の入力タイミングや振幅などの入力条件などを変化させて、その出力タイミングや出力振幅などを試験したりするものである。

【0004】

【発明が解決しようとする課題】半導体試験装置のデバイス用電源装置は、電圧印加電流測定機能試験を行う場合、被測定半導体デバイスの負荷に応じて最適の電流レンジを選択することができるようになっている。例えば、電流レンジが8[μA]、80[μA]、800[μA]、8[mA]、80[mA]、800[mA]の6種類存在する場合に、被測定半導体デバイスの負荷との関係で負荷電流の最大値が600[μA]であったとすると、この被測定半導体デバイスの電圧印加電流測定機能試験における最適な電流レンジとして80.0[μA]が選択されることになる。

【0005】例えば、8[μA]や80[μA]のような微小電流レンジでの電圧波形のスルーレートは、80[mA]や800[mA]のような大電流レンジでの電圧波形のスルーレートに比べて、多くの時間を要することが知られている。従って、微小電流レンジでの電圧印加電流測定機能試験は、大電流レンジでの電圧印加電流測定機能試験に比べて非常に多大の時間を要していた。そこで、微小電流レンジでの測定が好ましい微小電流の測定を大電流レンジのまま行っても、電圧波形のスルーレートは速くなるが、逆に微小電流値の測定精度が極端に低下してしまうという問題があった。

【0006】本発明は、測定精度を低下させることなく大電流レンジで測定したのと同じくらいの速さで微小電流の測定を行うことのできる半導体試験装置のデバイス用電源装置を提供することを目的とする。

【0007】

【課題を解決するための手段】請求項1に記載された本発明の半導体試験装置のデバイス用電源装置は、被測定デバイスに電圧を印加して被測定デバイスの電流を測定する電圧印加電流測定機能を備えた半導体試験装置のデバイス用電源装置において、最大電流レンジ設定手段及び測定電流レンジ設定手段の両方をオン状態にし、前記電圧印加直後に前記最大電流レンジ設定手段をオフ状態にして前記電流の測定を行うようにしたものである。

【0008】最大電流レンジ設定手段及び測定電流レンジ設定手段の両方をオン状態にしておくことによって、電圧波形のスルーレートは最大電流レンジ設定手段だけをオン状態にした場合と同様に高速となる。そして、電圧印加直後、電圧が安定した時点で今度は最大電流レンジ設定手段のみをオフ状態にし、測定電流レンジ設定手段をオン状態のままにすることによって、今度は電流の測定レンジが最適なものとなり、最適な電流レンジでの電流測定が可能となる。なお、最初は最大電流レンジ設定手段をオン状態にしておき、電圧印加直後に測定電流レンジ設定手段に単純に切り換えた場合、印加電圧波形や電流波形に切替によるノイズが重畳することがあるが、本発明の場合には、そのようなノイズが重畳することはなく、高精度に電流波形を測定することができる。

【0009】

【発明の実施の形態】以下、本発明の実施の形態を添付図面に従って説明する。図1は、本発明の半導体試験装置のデバイス用電源装置が被測定半導体デバイスに対して電圧印加電流測定機能試験(VFIM)を行う場合の一実施の形態を示す図である。電圧印加電流測定機能試験(VFIM)を行うように設定された半導体試験装置のデバイス用電源装置(DPS)10は、印加電流を被測定半導体デバイス(DUT)2へ供給するためのフォースラインと、被測定半導体デバイス2の出力電圧を取り込むためのセンスラインとを備えている。

【0010】フォースラインは、デジタル-アナログ変換器(DAC)11、抵抗12、メインアンプ13、電流検出用抵抗群21~26、電流レンジ設定リレーK1~K6、フォースリレー30、入力バッファアンプ40、抵抗41、42、電流検出アンプ50、抵抗51、52及びクランプ回路60から構成される。なお、電流検出用抵抗23~25及び電流レンジ設定リレーK3、K4は図示していない。デジタル-アナログ変換器11は、印加電流を作成するための所定の電圧を発生する。メインアンプ13は、抵抗12を介してデジタル-アナログ変換器11から出力される電圧を取り込み、それを増幅して電流検出用抵抗群21~26及び抵抗51に供給する。電流検出用抵抗群21~26は、直列に接続されており、これらの各抵抗値は電流レンジに対応した値に設定される。すなわち、この実施の形態では、抵抗21が800[mA]、抵抗22が80[mA]、抵抗23が8[mA]、抵抗24が800[μA]、抵抗25が80[μA]、抵抗26が8[μA]の電流レンジに対応している。

【0011】電流レンジ設定リレーK1~K6は、被測定半導体デバイス2の負荷に応じた電流レンジを設定するためのものであり、電流検出用抵抗群21~26の中のどの抵抗から電流検出用の電圧を入力バッファアンプ40に供給するかを選択する。図では、電流レンジ設定リレーK1と電流レンジ設定リレーK6が同時にオン状態にある場合が示されている。フォースリレー30は、フォースラインと被測定半導体デバイス2とを接続するものである。入力バッファアンプ40は、電流レンジ設定リレーK1~K6によって選択された抵抗の電圧に対応した電流を抵抗41、42に供給する。電流検出アンプ50は、メインアンプ13の出力端と入力バッファアンプ40の出力端との電圧差に基づいたIM電流を出力する。なお、この電流検出アンプ50の出力は、クランプ回路60を介してメインアンプ13に負帰還される。

【0012】一方、センスラインは、センスリレー70、センスアンプ70及び抵抗72から構成される。センスリレー70は、センスラインと被測定半導体デバイス2とを接続するものである。センスアンプ71は、フォースラインから被測定半導体デバイス2に供給される

電圧を増幅し、それを抵抗72を介してメインアンプ13に負帰還する。

【0013】図2は、本発明の半導体試験装置のデバイス用電源装置の動作シーケンスを示す図である。図3は、図2の動作シーケンスに対応したデバイス用電源装置の各部のタイミング波形を示す図である。図2では、動作シーケンスのステップ順に対応したタイミングt1~t4がシーケンスのタイミング欄に、デジタル-アナログ変換器(DAC)11のオン(ON)/オフ(OFF)状態がメインDAC欄に、最大電流レンジ設定リレーK1のオン(ON)/オフ(OFF)状態がK1欄に、測定電流レンジ設定リレーK2~K6のオン(ON)/オフ(OFF)状態がK2~6欄に、それぞれ示されている。

【0014】タイミングt1では、半導体試験装置のデバイス用電源装置は初期状態にある。このとき、半導体試験装置のデバイス用電源装置から被測定半導体デバイス2への印加電圧は零であり、デジタル-アナログ変換器(DAC)11及び電流レンジ設定リレーK1~K6はいずれもオフ(OFF)状態にある。

【0015】タイミングt2では、最大電流レンジ設定リレーK1と測定電流レンジ設定リレーK6が同時にオン(ON)状態になり、測定電流レンジ設定リレーK2~K5はオフ(OFF)状態のままである。

【0016】タイミングt3では、デジタル-アナログ変換器(DAC)11がオン(ON)状態になり、半導体試験装置のデバイス用電源装置から被測定半導体デバイス2に対してVF電圧が印加されるようになる。このVF電圧は、図3のVF印加電圧波形の欄に示すように過渡的に変化する。同様に、電流検出アンプ50から出力されるIM電流も図3のIM電流波形の欄に示すように変化する。

【0017】タイミングt4では、VF電圧がほぼ安定した状態で最大電流レンジ設定リレーK1がオフ(OFF)状態となる。このとき、測定電流レンジ設定リレーK6はオン(ON)状態のままである。これによって、電流検出アンプ50から出力されるIM電流は、図3のIM電流波形に示すようにその測定電流レンジが急激に変化するのに伴って同様に変化し、タイミングt5ではほぼ安定する。

【0018】図3の下側に示した従来の欄には、タイミングt2で前述と同様に測定電流レンジ設定リレーK6がオン(ON)状態になり、タイミングt3でデジタル-アナログ変換器(DAC)11がオン(ON)状態になった場合が示されている。図から明らかなように、従来のように、測定電流レンジ設定リレーK6のみをオン状態にしたままで、IM電流の検出を行おうとすると、VF電圧が安定するのに時間を要すると共にIM電流波形が安定するまでに多大の時間を要する。これに対して、本発明のようにすることによって、タイミングt3

でデジタル・アナログ変換器 (DAC) 11 がオン (ON) 状態になってから短時間で IM 電流波形を安定化することができ、その測定精度も高くすることができる。

【0019】 上述の実施の形態では、電流レンジが6種類の場合を例に説明したが、これ以外の電流レンジであってもよいことは言うまでもない。また、上述の実施の形態では、電流レンジ設定手段としてリレーを例に説明したがこれ以外のスイッチ手段でもよいことは言うまでもない。

【0020】

【発明の効果】 本発明の半導体試験装置のデバイス用電源装置によれば、測定精度を低下させることなく大電流レンジで測定したのと同じくらいの速さで微小電流の測定を行うことができる。

【図面の簡単な説明】

【図1】 本発明の半導体試験装置のデバイス用電源装置が被測定半導体デバイスに対して電圧印加電流測定機

能試験 (VFIM) を行う場合の一実施の形態を示す図である。

【図2】 本発明の半導体試験装置のデバイス用電源装置の動作シーケンスを示す図である。

【図3】 図3は、図2の動作シーケンスに対応したデバイス用電源装置の各部のタイミング波形を示す図である。

【符号の説明】

11…デジタル・アナログ変換器

10 12, 41, 42, 51, 52…抵抗

13…メインアンプ

21~26…電流検出用抵抗群

K1~K6…電流レンジ設定リレー

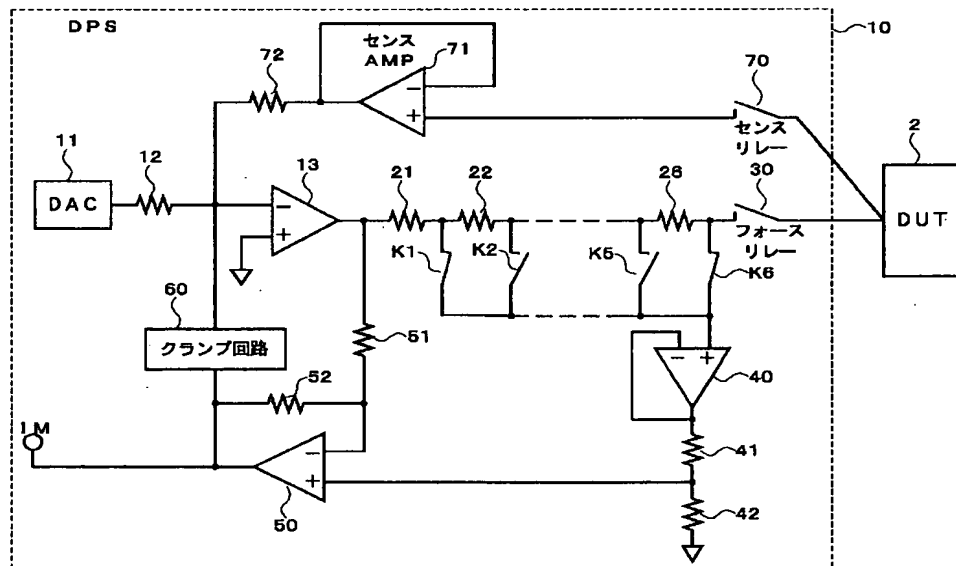
30…フォースリレー

40…入力バッファアンプ

50…電流検出アンプ

60…クランプ回路

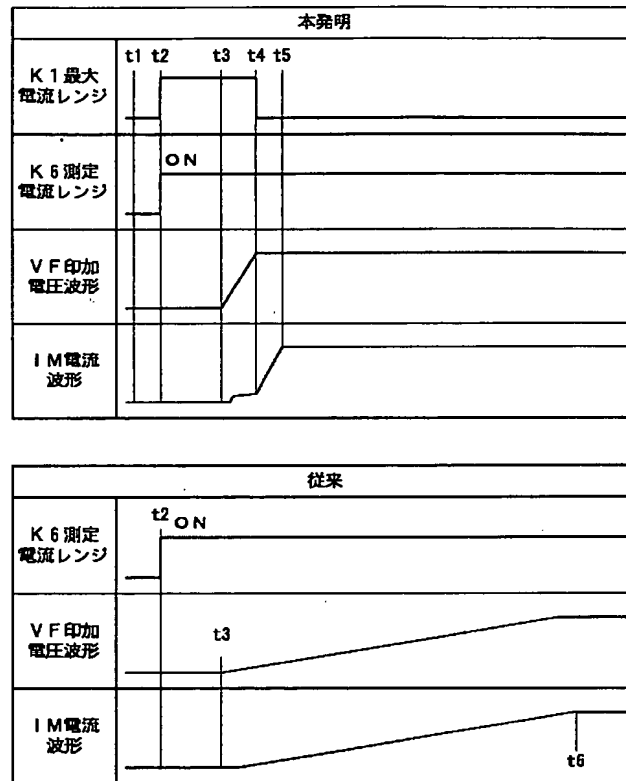
【図1】



【図2】

タイミング	メインDAC	K1	K2-6	設定内容
t1	OFF	OFF	OFF	初期設定
t2	OFF	ON	ON	最大電流レンジ及び測定電流レンジ設定
t3	ON	ON	ON	電圧印加
t4	ON	OFF	ON	測定電流レンジに切替

【図3】



フロントページの続き

(72)発明者 池田 宏史
 東京都渋谷区東3丁目16番3号 日立電子
 エンジニアリング株式会社内

Fターム(参考) 2G003 AA07 AB01 AC00 AE01 AF06
 AH04
 2G025 BA00
 2G032 AA00 AB01 AD01 AE14 AG01
 AG09
 5H410 BB04 CC02 DD02 EA12 EB16
 EB37 FF03 FF05 FF25 GG07
 9A001 KK54 LL05

This Page is inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images problems checked, please do not report the problems to the IFW Image Problem Mailbox